

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

IN RE APPLICATION OF: Koji MAMETSUKA

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: DISPLAY DEVICE AND METHOD OF DRIVING THE SAME

**REQUEST FOR PRIORITY**

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.

Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-338040	November 21, 2002

Certified copies of the corresponding Convention Application(s)

are submitted herewith

will be submitted prior to payment of the Final Fee

were filed in prior application Serial No. filed

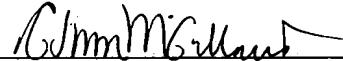
were submitted to the International Bureau in PCT Application Number  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

(A) Application Serial No.(s) were filed in prior application Serial No. filed ; and

(B) Application Serial No.(s)  
 are submitted herewith  
 will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

**C. Irvin McClelland**  
Registration Number 21,124

Customer Number

**22850**

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 05/03)

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2002年11月21日  
Date of Application:

出願番号      特願2002-338040  
Application Number:

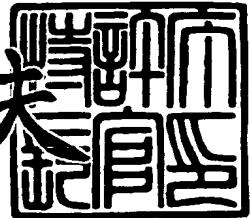
[ST. 10/C] : [JP2002-338040]

出願人      株式会社東芝  
Applicant(s):

2003年10月21日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 A000202640  
【提出日】 平成14年11月21日  
【あて先】 特許庁長官 殿  
【国際特許分類】 G09F 9/30  
【発明の名称】 表示装置およびその駆動方法  
【請求項の数】 5  
【発明者】  
【住所又は居所】 埼玉県深谷市幡羅町一丁目 9番地2 株式会社東芝深谷  
工場内  
【氏名】 豆塚 浩二  
【特許出願人】  
【識別番号】 000003078  
【氏名又は名称】 株式会社 東芝  
【代理人】  
【識別番号】 100058479  
【弁理士】  
【氏名又は名称】 鈴江 武彦  
【電話番号】 03-3502-3181  
【選任した代理人】  
【識別番号】 100084618  
【弁理士】  
【氏名又は名称】 村松 貞男  
【選任した代理人】  
【識別番号】 100068814  
【弁理士】  
【氏名又は名称】 坪井 淳

## 【選任した代理人】

【識別番号】 100092196

## 【弁理士】

【氏名又は名称】 橋本 良郎

## 【選任した代理人】

【識別番号】 100091351

## 【弁理士】

【氏名又は名称】 河野 哲

## 【選任した代理人】

【識別番号】 100088683

## 【弁理士】

【氏名又は名称】 中村 誠

## 【選任した代理人】

【識別番号】 100070437

## 【弁理士】

【氏名又は名称】 河井 将次

## 【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置およびその駆動方法

【特許請求の範囲】

【請求項 1】 各々表示素子、前記表示素子へ映像信号に応じた電流を供給する駆動制御素子、前記駆動制御素子の制御端子に接続され、前記駆動制御素子の閾値電圧とリセット信号との電位差を一時的に保持するキャパシタ、および前記キャパシタを介して前記駆動制御素子の前記制御端子に接続される画素スイッチを含む複数の表示画素がマトリクス状に配置される表示アレイと、

前記表示素子から出力される光の主波長毎に異なる複数のリセット信号を前記複数の表示画素に出力するリセット信号供給部と、  
を備えることを特徴とする表示装置。

【請求項 2】 前記リセット信号供給部は前記複数のリセット信号のうちの少なくとも 1 つの電圧を独立に変更可能であることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】 前記表示画素は前記リセット信号を前記キャパシタに供給するリセットスイッチを含むことを特徴とする請求項 1 に記載の表示装置。

【請求項 4】 前記複数のリセット信号は、前記主波長毎に配線されることを特徴とする請求項 1 に記載の表示装置。

【請求項 5】 各々表示素子、前記表示素子に直列に接続される駆動制御素子、および前記駆動制御素子の制御端子にキャパシタを介して接続される画素スイッチを含む複数の表示画素を備えた表示装置の駆動方法において、

前記キャパシタの一方の電極に前記駆動制御素子の閾値電圧に等しい電位を供給し、他方の電極に前記表示素子から出力される光の主波長毎に設定されるリセット信号を供給し、

前記キャパシタがこれらの電位差を保持した状態で、前記画素スイッチを介して前記キャパシタの前記他方の電極に映像信号を供給することを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【0001】

**【発明の属する技術分野】**

本発明は有機EL (Electro Luminescence) 素子のような自己発光素子を用いて構成される複数の表示画素を備える表示装置に関し、例えば赤、緑、および青で発光する複数の自己発光素子がカラー表示用に組み合わされる表示装置に関する。

**【0002】****【従来の技術】**

平面表示装置は、パーソナルコンピュータ、情報携帯端末あるいはテレビジョン等の表示装置として広く利用されている。近年では、有機EL素子のような自己発光素子を用いた表示装置が注目され、盛んに研究開発が行われている。この有機EL表示装置は、有機EL表示装置は薄型軽量化の妨げとなるバックライトを必要とせず、高速な応答性から動画再生に適し、さらに低温で輝度低下しないために寒冷地でも使用できるという特徴を有する。

**【0003】**

この有機EL表示装置は、一般に供給電流量に対応する輝度で発光する有機EL素子を用いた複数の表示画素のマトリクスアレイ、これら表示画素に複数の画素スイッチを介して接続される駆動回路を備える。デジタル映像信号が外部信号源から駆動回路に供給されると、駆動回路は1行分の表示画素に対するデジタル映像信号をそれぞれ所定数の階調基準信号を用いてアナログ映像信号に変換して並列的に出力する。各行の表示画素は駆動回路から並列的出力され対応行の画素スイッチによりそれぞれ取り込まれるアナログ映像信号に基づいて駆動される。

**【0004】**

各表示画素は、自己発光素子である有機EL素子、一対の電源端子間でこの有機EL素子に直列に接続される薄膜トランジスタで構成される駆動制御素子、および駆動制御素子の制御電圧を保持する容量素子を有する。駆動制御素子は画素スイッチから制御電圧として印加されるアナログ映像信号に応じた駆動電流を有機EL素子に供給する。

**【0005】**

ところで、有機EL表示装置がカラー表示用である場合には、例えば赤（R）

、緑（G）、および青（B）用の有機EL素子がカラー画素を構成するために組み合わされる。これら3種類の有機EL素子の発光特性、例えば電流一輝度特性は互いに異なることが一般的である。赤、緑、および青の発光輝度を白表示においてバランスさせるため、従来は互いに電圧範囲の異なる所定数の赤用階調基準信号、所定数の緑用階調基準信号、および所定数の青用階調基準信号を用意し、デジタル映像信号をアナログ映像信号に変換するためにこれらを選択的に用いている。

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら、カラー表示用の場合でも赤、緑、および青用の有機EL素子に対して共通な所定数の階調基準信号を利用できる方が好ましい。

#### 【0007】

また、これら有機EL素子を駆動する駆動制御素子として用いられる薄膜トランジスタはガラス等の絶縁基板上に形成される半導体薄膜を用いて形成されるため、閾値（スレッショルド）電圧 $V_{th}$ やキャリア移動度 $\mu$ のような特性がシリコン基板上に形成されるトランジスタと比較して劣り、製造プロセスに依存したバラツキも大きい。このような駆動制御素子の閾値電圧 $V_{th}$ にバラツキがあると、これら有機EL素子をそれぞれ適切な輝度で発光させることが難しい。この場合、これら有機EL素子間の輝度バランスも崩れ、所望の白色色度を得ることができない。さらに3種類の有機EL素子の素子特性に製造プロセスに依存したバラツキがある場合にも、これら有機EL素子間の輝度バランスの崩れにより所望の白色色度を得ることができなくなる。すなわち、従来の有機EL表示装置では、カラー表示品質が製造プロセスの影響により劣化し易かった。

#### 【0008】

本発明はこのような事情に鑑みてなされたもので、複雑な構成を必要とせずに製造プロセスに依存したカラー表示品質の劣化を低減できる表示装置、およびその駆動方法を提供することを目的とする。

#### 【0009】

##### 【課題を解決するための手段】

本発明の第1観点によれば、各々表示素子、この表示素子へ映像信号に応じた電流を供給する駆動制御素子、前記駆動制御素子の制御端子に接続され、前記駆動制御素子の閾値電圧とリセット信号との電位差を一時的に保持するキャパシタ、および前記キャパシタを介して前記駆動制御素子の前記制御端子に接続される画素スイッチを含む複数の表示画素がマトリクス状に配置される表示アレイと、

前記表示素子のから出力される光の主波長毎に異なる複数のリセット信号を前記複数の表示画素に出力するリセット信号供給部とを備える表示装置が提供される。

#### 【0010】

本発明の第2観点によれば、各々表示素子、この表示素子に直列に接続される駆動制御素子、この駆動制御素子の制御端子にキャパシタを介して接続される画素スイッチを含む複数の表示画素を備えた表示装置の駆動方法において、キャパシタの一方の電極に駆動制御素子の閾値電圧に等しい電位を供給し、他方の電極に表示素子から出力される光の主波長に対応するリセット信号を供給し、キャパシタがこれらの電位差を保持した状態で、画素スイッチを介してキャパシタの前記他方の電極に映像信号を供給する表示装置の駆動方法が提供される。

#### 【0011】

これら表示装置および駆動方法では、表示素子間の輝度バランスは複数のリセット信号の相互関係により規定できるため、映像信号をD/A変換するような場合に、複数の表示画素の表示素子に対して共通に用意される所定数の階調基準電圧を利用することが可能となる。また、駆動制御素子の閾値電圧にバラツキがあっても、駆動制御素子の制御電圧が映像信号の取り込みに先行してこの駆動制御素子固有の閾値電圧に等しいレベルに初期化されるため、この閾値電圧のバラツキに影響されずにこれら表示素子をそれぞれ適切な輝度出力にすることができる。この場合、表示素子間の輝度バランスが崩れないため、所望の白色色度を得ることができる。

#### 【0012】

このような理由から、製造プロセスに依存したカラー表示品質の劣化が複雑な構成を必要とせずに低減可能となる。

**【0013】****【発明の実施の形態】**

以下、本発明の一実施形態に係る有機EL表示装置について図面を参照して説明する。

**【0014】**

図1は有機EL表示装置の回路構成を示す。この有機EL表示装置は有機ELパネルPNLおよび外部駆動回路DRVを備える。

**【0015】**

外部駆動回路DRVは、パソコン用コンピュータ等の信号源から供給されるデジタル映像信号およびその他のデータに基づいて有機ELパネルPNLを駆動するためのデジタル処理を行うコントローラ1、デジタル映像信号をアナログ映像信号に変換する複数のドライバIC2、並びにコントローラ1、ドライバIC2および有機ELパネルPNLの動作に用いられる電源電圧を生成するDC/DCコンバータ3により構成される。

**【0016】**

有機ELパネルPNLは、ガラス板等の光透過性絶縁基板上にマトリクス状に配置される $m \times n$ 個の表示画素PX、これら表示画素PXの行に沿って配置されるm本の走査線Y(Y1~Ym)、これら表示画素PXの列方向に走査線Yと略直交して配置されるn本の信号線X(X1~Xn)、これら走査線Yおよび信号線Xの交差位置近傍に配置される $m \times n$ 個の画素スイッチ13、これら走査線Y1~Ymを順次駆動する走査線駆動回路14、および信号線X1~Xnを駆動する信号線駆動回路15を備える。行方向に隣接する3個の表示画素PXは1個のカラー表示画素を構成し、それぞれ赤、緑、および青色に対応する波長の光を発生する。ここでは、第1列、第4列、第7列…の表示画素PXが赤画素であり、第2列、第5列、第8列…の表示画素PXが緑画素であり、第3列、第6列、第9列…の表示画素PXが青画素である。尚、以下の記載においてこれら赤画素、緑画素および青画素用を区別して表す場合には、それぞれ(R),(G),(B)を参照符号に添付する。

**【0017】**

図2は図1に示す各表示画素P Xの等価回路を示す。表示画素P Xは自己発光素子である有機EL素子16、一対の電源線DVDD, VSS間でこの有機EL素子16に直列に接続され例えばPチャネル薄膜トランジスタで構成される駆動制御素子17、および画素スイッチ13により取込まれたアナログ映像信号Vsigを駆動制御素子17の制御電圧として保持する容量素子18を有する。画素スイッチ13は例えばNチャネル薄膜トランジスタにより構成され、走査線Yからの走査信号Vscanにより駆動され、信号線Xに供給されるアナログ映像信号Vsigを対応画素へサンプリングし、ホールドする機能を有する。駆動制御素子17は画素スイッチ13によって取り込まれ制御電圧として印加される映像信号Vsigに応じた駆動電流I<sub>ds</sub>を有機EL素子16に供給する。有機EL素子16は赤、緑、または青の蛍光性有機化合物を含む薄膜である発光層をカソード電極およびアノード電極間に挟持した構造を有し、発光層に電子および正孔を注入しこれらを再結合させることにより励起子を生成させ、この励起子の失活時に生じる光放出により発光する。

#### 【0018】

表示画素P Xは、有機EL素子16、駆動制御素子17、容量素子18に加えて閾値キャンセル回路を備える。この閾値キャンセル回路は、画素スイッチ13のドレインおよび駆動制御素子17のゲート間に接続されるキャパシタ20、駆動制御素子17の閾値補正を行う第1スイッチ21、駆動制御素子17のドレン電流を駆動電流I<sub>ds</sub>として有機EL素子16に出力する第2スイッチ22を含む。

#### 【0019】

外部駆動回路DRVは赤、緑、および青用の表示画素P Xの閾値キャンセル回路で駆動制御素子17の閾値補正基準電圧としてそれぞれリセット信号Vrst(R), Vrst(G), Vrst(B)を発生する閾値補正基準電圧発生回路5を備える。信号線駆動回路15は信号線X<sub>1</sub>～X<sub>n</sub>にそれぞれ接続されるn個のスイッチ部ASW1～ASWnを含む。スイッチ部ASW1～ASWnの各々は閾値補正基準電圧発生回路5から供給されるリセット信号Vrst(R), Vrst(G), Vrst(B)のいずれかを対応信号線11に出力する第1アナログスイッチW1および対応ドライバIC2から供給され

るアナログ映像信号  $V_{sig}$  を対応信号線 X に出力する第 2 アナログスイッチ W 2 で構成される。

### 【0020】

コントローラ 1 は、 1 水平走査期間毎に供給される 1 行分のデジタル映像信号を赤画素用映像信号、 緑画素用映像信号、 および青画素用映像信号に区分し、 それぞれ 1 水平走査期間のうちの有効映像期間を 3 分割して得られる赤画素、 緑画素、 および青画素用の映像書き込み期間にそれぞれ出力するようにデジタル映像信号の並べ替えを行う。また、 コントローラ 1 は例えば垂直走査制御信号 C T Y および水平走査制御信号 C T X 等の様々な制御信号を発生する。ここで、 垂直走査制御信号 C T Y は 1 垂直走査期間毎に発生されるパルスである垂直スタート信号、 各垂直走査期間において走査線数分発生されるパルスである垂直クロック信号を含む。水平走査制御信号 C T X は、 1 水平走査期間（1 H）毎に発生されるパルスである水平スタート信号 S T H、 各水平走査期間において信号線数分発生されるパルスである水平クロック信号 C K H、 信号線にリセット信号を供給するよう制御するリセットモード信号 XRST、 および赤画素、 緑画素、 および青画素用の映像書き込み期間にそれぞれ信号線に映像信号を供給するよう制御する書き込みモード信号 XASW(R), XASW(G), XASW(B) を含む。垂直走査制御信号 C T Y はコントローラ 1 から走査線駆動回路 1 4 に供給され、 水平走査制御信号 C T X およびデジタル映像信号 VIDEO はコントローラ 1 からドライバ I C 2 に供給され、 書き込みモード信号 XASW(R), XASW(G), XASW(B) およびリセットモード信号 XRST は信号線駆動回路 1 5 に供給される。

### 【0021】

走査線駆動回路 1 4 は垂直スタート信号を垂直クロック信号に同期してシフトすることにより複数の走査線 Y を順次選択し、 画素の選択/非選択の制御を行う走査信号  $V_{scan}$  を選択走査線 Y に供給する。本実施形態においては、 1 水平走査期間に画素が 1 行ずつ順次選択状態となる。リセット制御信号 V cg は 1 水平走査期間のうちのリセット期間、 すなわち初期化期間および閾値キャンセル期間だけ駆動制御素子のドレインおよびゲート間を電気的に接続状態とするよう維持され、 リセット制御信号 V bg はリセット期間および発光期間に第 2 スイッチ 2 2 が導

通状態となるよう設定される。リセット制御信号V<sub>cg</sub>およびV<sub>bg</sub>は走査線Yと略平行に配置される供給配線を介して一行分の表示画素P Xの第1スイッチ2 1および第2スイッチ2 2にそれぞれ供給される。

### 【0022】

信号線駆動回路1 5において、スイッチ部ASW1, ASW4, ASW7…のアナログスイッチW 1は赤画素と接続する信号線X 1, X 4, X 7, …および閾値補正基準電圧発生回路5のリセット信号V<sub>rst</sub>(R)用出力端間に接続される。スイッチ部ASW2, ASW5, ASW8…のアナログスイッチW 1は緑画素と接続する信号線X 2, X 5, X 8, …および閾値補正基準電圧発生回路5のリセット信号V<sub>rst</sub>(G)用出力端間に接続される。スイッチ部ASW3, ASW6, ASW9…のアナログスイッチW 1は青画素と接続する信号線X 3, X 6, X 9, …と閾値補正基準電圧発生回路5のリセット信号V<sub>rst</sub>(B)用出力端との間に接続される。また、スイッチ部ASW1, ASW2, ASW3のアナログスイッチW 2はドライバIC 2の第1出力端S 1と信号線X 1, X 2, X 3との間に接続される。スイッチ部ASW4, ASW5, ASW6のアナログスイッチW 2はドライバIC 2の第2出力端S 2と信号線X 4, X 5, X 6との間に接続される。スイッチ部ASW7, ASW8, ASW9のアナログスイッチW 2はドライバIC 2の第3出力端S 3と信号線X 7, X 8, X 9との間に接続される。残りのスイッチ部ASW10～ASWnのアナログスイッチW 2についても同様に、ドライバICの各出力端と3本の信号線Xとの間に、つまりカラー画素毎（1組の赤・緑・青画素毎）に接続される。スイッチ部ASW1～ASWnの第1アナログスイッチW 1はコントローラ1からのリセットモード信号XRSTの制御により導通する。他方、スイッチ部ASW1, ASW4, ASW7, …の第2アナログスイッチW 2は書きモード信号XASW(R)の制御により導通し、スイッチ部ASW2, ASW5, ASW8, …の第2アナログスイッチW 2は書きモード信号XASW(G)の制御により導通し、スイッチ部ASW3, ASW6, ASW9, …の第2アナログスイッチW 2は書きモード信号XASW(B)の制御により導通する。

### 【0023】

各ドライバIC 2はTAB-ICとしてフレキシブル配線基板上に実装され、外部駆動回路DRVの配線基板の端部および有機ELパネルPNLの端部に接続

される。このドライバIC2は図3に示すようにコントロール1からのデジタル映像信号VIDEOを受け取るバス配線DB、水平スタート信号STHを水平クロック信号CKHに同期してシフトし、デジタル映像信号を順次直並列変換するタイミングを制御するシフトレジスタ30、シフトレジスタ30の制御によりバス配線DB上のデジタル映像信号VIDEOを順次ラッチして並列的に出力するサンプリング&ロードラッチ31、デジタル映像信号VIDEOをアナログ映像信号Vsigに変換するD/A変換回路32、およびD/A変換回路32から得られるアナログ映像信号Vsigを増幅する出力バッファ回路33を含む。D/A変換回路32は、例えばDC/DCコンバータ3に組み込まれる階調基準回路RFから発生される所定数の階調基準信号VREF（具体的には階調基準電圧V0～V9）を参照するよう構成される。

#### 【0024】

具体的には、D/A変換回路32は各々抵抗DACとして知られるような複数のD/A変換部で構成されている。各D/A変換部はサンプリング&ロードラッチ31から供給されるデジタル映像信号VIDEOに基づいて所定数の階調基準信号VREFのいずれかを選択しさらにこれを抵抗分圧することによりアナログ映像信号Vsigを出力する。出力バッファ回路33は複数のD/A変換部からのアナログ映像信号Vsigをそれぞれ出力端S1, S2, S3, …から出力する複数のバッファアンプで構成される。

#### 【0025】

階調基準回路RFは図4に示すように互いに直列接続された可変抵抗R0および固定抵抗R1～R10により構成され、電源線AVDDおよびVSS間の基準電源電圧をこれら抵抗R0～R10により分圧することにより赤、緑、および青用の表示画素PXに対して共通な所定数の階調基準信号VREF（階調基準電圧V0～V9）を生成する。

#### 【0026】

図5はこの有機EL表示装置の動作において発生される信号波形を示す。走査信号Vscanが1走査線Yに供給されると、この走査線Yに接続された行の表示画素PXの画素スイッチ13が走査信号Vscanの立ち上がりによりオン状態に設定

される。リセットモード信号XRSTは走査信号V<sub>scan</sub>の立ち上がりから所定の長さのリセット期間を設定する。このリセット期間では、スイッチ部ASW1～ASW<sub>n</sub>のアナログスイッチW1がオン状態となり、リセット信号V<sub>rst(R)</sub>が信号線X1, X4, X7, …に供給され、リセット信号V<sub>rst(G)</sub>が信号線X2, X5, X8, …に供給され、リセット信号V<sub>rst(B)</sub>が信号線X3, X6, X9, …に供給される。

### 【0027】

リセット期間のうちの初期化期間では、リセット制御信号V<sub>c g</sub>およびV<sub>b g</sub>が共に低レベルに設定されるため、各表示画素PXのスイッチ21およびスイッチ22がオン状態となる。画素スイッチ13のドレインおよびキャパシタ20の一方の電極間の電位（ノードP1の電位）は画素スイッチ13によって取り込まれるリセット信号V<sub>rst(R)</sub>, V<sub>rst(G)</sub>, またはV<sub>rst(B)</sub>により上昇し、駆動制御素子のゲート電位（ノードP2の電位）および駆動制御素子のドレイン電位（ノードP3の電位）はスイッチ21を介して流れる放電電流により低下する。

### 【0028】

続く閾値キャンセル期間では、リセット制御信号V<sub>bg</sub>が立ち上がり、スイッチ22をオフ状態に設定する。これにより、ノードP2の電位が電源線DVDD、スイッチ21、ノードP2の経路PT1に流れる充電電流により駆動制御素子17の閾値（スレッショルド）電圧V<sub>th</sub>に等しいレベルまで上昇する。一方、キャパシタ20のノードP1側には、リセット信号V<sub>rst(R)</sub>, V<sub>rst(G)</sub>, またはV<sub>rst(B)</sub>が保持される。

### 【0029】

この後、リセットモード信号XRSTが立ち下がり、スイッチ部ASW1～ASW<sub>n</sub>のアナログスイッチW2をオフ状態すると、リセット信号V<sub>rst(R)</sub>, V<sub>rst(G)</sub>, またはV<sub>rst(B)</sub>の供給が遮断される。これに伴い、リセット制御信号V<sub>c g</sub>が立ち上がりスイッチ21をオフ状態とする。こうして、キャパシタ20にリセット信号および駆動制御素子のスレッショルド電圧の差分電圧が保持される。

### 【0030】

次に、書き込みモード信号XASW(R)が立ち上がり、1／3有効映像期間に相当する

長さの赤画素用映像書込期間を設定する。

#### 【0031】

この赤画素用映像書込期間では、スイッチ部ASW1, ASW4, ASW7, …の第2アナログスイッチW2がドライバIC2の出力端S1, S2, S3, …から得られる赤画素用アナログ映像信号Vsig(R)を信号線X1, X4, X7, …に供給する。これにより、赤画素となる表示画素PXにおいて、ノードP2の電位がスレッショルド電圧Vthに映像信号Vsig(R)を加えたレベルとなる。

#### 【0032】

続いて、書込モード信号XASW(G)が書込モード信号XASW(R)に代わって立ち上がり、1/3有効映像期間に相当する長さの緑画素用映像書込期間を設定する。

#### 【0033】

この緑画素用映像書込期間では、スイッチ部ASW2, ASW5, ASW8, …の第2アナログスイッチW2がドライバIC2の出力端S1, S2, S3, …から得られる緑画素用アナログ映像信号Vsig(G)を信号線X2, X5, X8, …に供給する。これにより、緑画素となる表示画素PXにおいて、ノードP2の電位がスレッショルド電圧Vthに映像信号Vsig(G)を加えたレベルとなる。

#### 【0034】

続いて、書込モード信号XASW(B)が書込モード信号XASW(G)に代わって立ち上がり、1/3有効映像期間に相当する長さの青画素用映像書込期間を設定する。

#### 【0035】

この青画素用映像書込期間では、スイッチ部ASW3, ASW6, ASW9, …の第2アナログスイッチW2がドライバIC2の出力端S1, S2, S3, …から得られる青画素用アナログ映像信号Vsig(B)を信号線X3, X6, X9, …に供給する。これにより、青画素となる表示画素PXにおいて、ノードP2の電位がスレッショルド電圧Vthに映像信号Vsig(B)を加えたレベルとなる。

#### 【0036】

リセット制御信号Vbgは青画素用映像書込期間の終了に伴って立ち下がり、スイッチ22をオン状態にする。これにより、電流IeLが電源線DVDD、駆動制御素子17、スイッチ22、有機EL素子16、電源線VSSという経路PT2に流

れる。この電流  $I_{eL}$  はリセット信号  $V_{rst}$  と映像信号  $V_{sig}$  との電位差により決定される駆動制御素子 17 のドレイン出力である駆動電流  $I_{ds}$  に等しい。

より詳細に説明すれば、ノード P2 の電位を  $V_a$  とすると、有機EL素子 16 に流れる電流  $I_{eL}$  ( $= I_{ds}$ ) は、

$$\begin{aligned} I_{eL} &= I_{ds} = \alpha (V_{gs} - V_{th})^2 \\ &= \alpha ((V_a - DVDD) - V_{th})^2 \end{aligned} \quad \text{--- (式 1)}$$

と表すことができる。ここで、 $\alpha$  は駆動制御素子 17 のサイズ等で決まる定数であり、 $V_{gs}$  は駆動制御素子 17 のゲートソース間電圧であり、 $V_{th}$  は駆動制御素子 17 のスレッショルド電圧であり、DVDD は電源線 VSS に対する電源線 DVDD の電位である。スイッチ 21 がオフ状態であるとき、ノード P2 はフローティング状態であり、ノード P1 の電位変動に従って電位  $V_a$  も変動する。変動後のノード P2 の電位を  $V_a'$  とすると、式 1 は

$$\begin{aligned} I_{eL} &= \alpha ((V_a' - DVDD) - V_{th})^2 \\ &= \alpha ((V_a + (V_{sig} - V_{rst}) - DVDD) - V_{th})^2 \end{aligned} \quad \text{--- (式 2)}$$

と表すことができる。閾値キャンセル動作後 ( $I_{ds} = 0$ )、電位  $V_a$  は

$$V_a = V_{th} + DVDD \quad \text{--- (式 3)}$$

となるため、DVDD を一定として式 3 を式 2 に代入すると、

$$\begin{aligned} I_{eL} &= \alpha (V_{sig} - V_{rst})^2 \\ &\text{--- (式 4)} \end{aligned}$$

となり、駆動制御素子 17 のトランジスタ特性によらず映像信号  $V_{sig}$  およびリセット信号  $V_{rst}$  に依存することがわかる。

### 【0037】

本実施形態の有機EL表示装置では、赤、緑、および青用の有機EL素子 16 の電流-発光輝度特性にそれぞれ対応するリセット信号  $V_{rst}(R)$ ,  $V_{rst}(G)$ , および  $V_{rst}(B)$  が発生され、これらリセット信号  $V_{rst}(R)$ ,  $V_{rst}(G)$ , および  $V_{rst}(B)$  の各々が対応表示画素 PX に駆動制御素子 17 の制御電圧の初期化レベルを補正する閾値補正基準電圧として供給される。すなわち、赤、緑、および青用の有機EL素子 16 間の輝度バランスはこれらリセット信号  $V_{rst}(R)$ ,  $V_{rst}(G)$ , および  $V_{rst}(B)$  の相互関係により規定できるため、映像信号を D/A 変換する場合に、

赤、緑、および青用の有機EL素子16に対して共通な階調基準回路RFから得られる所定数の階調基準電圧を利用することができる。また、駆動制御素子17のスレッショルド電圧Vthに製造プロセスに依存したバラツキがあっても、駆動制御素子17の制御電圧が映像信号Vsigの取り込みに先行してこの駆動制御素子17固有のスレッショルド電圧Vthに等しいレベルに初期化される。これにより、同一の映像信号Vsigに対して同じ発光強度を得ることが可能な電流を有機EL素子16に供給することができる。従って、このスレッショルド電圧Vthのバラツキに影響されずにカラー画素内の赤、緑、および青用の有機EL素子16をそれぞれ適切な輝度で発光させることができる。この場合、赤、緑、および青用の有機EL素子16間の輝度バランスが崩れないため、所望の白色色度を得ることができる。尚、赤、緑、および青用の有機EL素子16の電流-発光輝度特性に対応して駆動制御素子17のトランジスタサイズを設定し、これとリセット信号Vrst(R), Vrst(G), およびVrst(B)とを併用して、同一の映像信号Vsigに対して輝度バランスを維持しながら互いに異なる電流を赤、緑、および青用の有機EL素子16に供給するようにしても所望の白色色度を得ることができる。

### 【0038】

次に、本発明の第2実施形態に係る有機EL表示装置について図6を参照して説明する。第1実施形態においては、映像信号およびリセット信号を同一の信号線を用いて配線したが、図6に示すようにこれらをそれぞれ独立した別の配線により供給してもよい。これにより、大型化、高精細化に際しても十分なりセット時間を確保することができ、画素数増大に伴う表示ムラを抑制することができる。

### 【0039】

第2実施形態の有機EL表示装置では、第1実施形態と同様の効果を得ることができる。詳しく説明すると、複数のリセットスイッチ35が表示画素PXの列に沿って配置されるリセット信号線RS(R), RS(G), RS(B)を介して閾値補正基準電圧発生回路5のリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端に接続される。リセット信号Vrst(R), Vrst(G)

), Vrst(B)はリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端からリセットスイッチ35に供給され、このリセットスイッチ35により取り込まれる。リセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端はリセット信号Vrst(R), Vrst(G), Vrst(B)の電位から変化する必要がなく、リセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端とリセットスイッチ35とを結ぶリセット信号線RS(R), RS(G), RS(B)についても同様である。このため、リセットスイッチ35がリセット信号線RS(R), RS(G), RS(B)に寄生する配線容量の影響を受けずに短時間でリセット信号Vrst(R), Vrst(G), Vrst(B)を取り込むことが可能である。すなわち、リセット信号Vrst(R), Vrst(G), Vrst(B)の供給に映像信号Vsigを供給する信号線Xを用いた場合に生じる信号遷移時間の不足によって駆動制御素子17の制御電圧を完全に初期化できないような状況になりにくい。従って、配線容量が増大した場合でも駆動制御素子17のスレッショルド電圧Vthに依存した表示ムラを確実に防止できる。

#### 【0040】

また、複数のリセットスイッチ35が表示画素PXの列に沿って配置されるリセット信号線RS(R), RS(G), RS(B)を介して閾値補正基準電圧発生回路5のリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端に接続される。リセット信号線RS(R), RS(G), RS(B)は表示画素PXの行に沿って配置されることもできるが、各行毎にリセット信号線を3本づつ設けるか、共通配線にしてリセット期間を時分割する必要があり配線数が増大し回路が複雑になる。これに対して、上述したようにリセット信号線RS(R), RS(G), RS(B)が表示画素PXの列に沿って配置される構成であると、このリセット時の電流がリセット信号線RS(R), RS(G), RS(B)の全てに分散される。すなわち、これらリセット信号線RS(R), RS(G), RS(B)の1本で生じる電圧降下がリセット信号線数分の1に低減され、この電圧降下に依存して1行分の表示画素PX間で発生するクロストークを表示画素PXの行に沿ったリセット信号線RS(R), RS(G), RS(B)の場合よりも改善して均一な画像を表示画面に表示させることができる。

#### 【0041】

次に、本発明の第3実施形態に係る有機EL表示装置について図7を参照して説明する。

#### 【0042】

第1乃至第2実施形態における閾値補正基準電圧発生回路5を図7に示すようにリセット信号Vrst(R), Vrst(G), Vrst(B)の電圧を独立に可変する回路構成としてもよい。すなわち、閾値補正基準電圧発生回路5はDC/DCコンバータ3からの電源電圧をそれぞれ分圧する可変抵抗R<sub>r</sub>, R<sub>g</sub>, R<sub>b</sub>を含む。これら可変抵抗R<sub>r</sub>, R<sub>g</sub>, R<sub>b</sub>の中間タップはそれぞれリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端として用いられる。

#### 【0043】

リセット信号Vrst(R), Vrst(G), Vrst(B)の電圧が可変できるため、製造プロセスに依存したバラツキが発光色毎の有機EL素子16の電流-発光輝度特性あるいは色度に生じた場合でも、所望の白色色度を得ることができる。より詳細に説明すれば、上述した式4から明らかなように、電流I<sub>eL</sub>は映像信号Vs<sub>sig</sub>とリセット信号Vrstとの電位差によって増減する。従って、リセット信号Vrst(R), Vrst(G), Vrst(B)が同一の映像信号Vs<sub>sig</sub>に対して異なる電流I<sub>eL</sub>を赤、緑、青用の有機EL素子16に供給して輝度バランスを調整するよう互いに独立に設定される。

#### 【0044】

ここで、輝度バランスの具体的な調整例について図8を参照して説明する。図8の(A)は赤、緑、青用の有機EL素子16の電流-輝度特性が設計通りであって目標の白色色度が得られた状態を示す。これに対して図8の(B)は、緑用の有機EL素子16の電流-輝度特性が設計通りでなく目標の白色色度が得られない状態を示す。図8の(B)に示すように、緑用の有機EL素子16の輝度は図6の(A)と同様な駆動電流I<sub>ds</sub>に対して低くなる。従って、この輝度を図6の(A)と同様なレベルまで増加させるように電圧V<sub>gs</sub>が増大される。ここで、この電圧V<sub>gs</sub>はノードP2の電位変動量、すなわち映像信号Vs<sub>sig</sub>とリセット信号Vrstとの電位差を大きくすることにより増加するが、映像信号Vs<sub>sig</sub>はドライ

バ I C 2 によって固定的に設定されるため、リセット信号  $V_{rst}(G)$  を増加させることになる。こうして、リセット信号  $V_{rst}(G)$  が図 6 の (C) に示すように緑用の有機 E L 素子 1 6 の輝度をその電流－輝度特性の下で適切に増大させると、赤、緑、および青用の有機 E L 素子 1 6 との輝度バランスが調整され、緑用の有機 E L 素子 1 6 の電流－輝度特性の設計値からのずれによって劣化することなく目標の白色色度を得ることができる。

#### 【0045】

上述の調整例は、緑用の有機 E L 素子 1 6 の電流－輝度特性だけが設計値からずれた例であるが、閾値補正基準電圧発生回路 5 はリセット信号  $V_{rst}(R)$ ,  $V_{rst}(G)$ ,  $V_{rst}(B)$  の電圧をそれぞれ独立に可変するものであるため、電流－輝度特性の設計値からのずれが赤、緑および青用の有機 E L 素子 1 6 のいずれか、あるいはこれらの組み合わせにおいて発生した場合でも、これらリセット信号  $V_{rst}(R)$ ,  $V_{rst}(G)$ ,  $V_{rst}(B)$  の電圧を適切に可変することにより、目標の白色色度を得ることができる。また、RGB 個々の色度が設計値からずれた場合においても、リセット信号  $V_{rst}(R)$ ,  $V_{rst}(G)$ ,  $V_{rst}(B)$  の電圧を適切に可変することにより、RGB 輝度バランスを修正して目標の白色色度を得ることができる。この場合、目標の白色色度は図 6 の (A) に示す RGB 載度バランスとは異なるバランスで得られる。

#### 【0046】

次に、本発明の第 4 実施形態に係る有機 E L 表示装置について図 9 および図 10 を参照して説明する。

#### 【0047】

第 1 乃至第 2 の実施形態においては、閾値補正基準電圧発生回路が出力する色に対応したリセット信号を固定電位、第 3 の実施形態においてはそれぞれ独立に可変させる場合について説明したが、図 9 に示すように閾値補正基準電圧発生回路 5 がリセット信号  $V_{rst}(R)$ ,  $V_{rst}(B)$  の電圧を固定し、リセット信号  $V_{rst}(G)$  の電圧を独立に可変する回路構成としてもよい。すなわち、閾値補正基準電圧発生回路 5 は DC/DC コンバータ 3 からの電源電圧を分圧する可変抵抗  $R_c$  および可変抵抗  $R_g$  の直列回路を含む。抵抗  $R_c$  および抵抗  $R_g$  を結ぶノードはリセッ

ト信号Vrst(R)用出力端およびリセット信号Vrst(B)用出力端として用いられ、可変抵抗Rgの中間タップはリセット信号Vrst(G)用出力端として用いられる。

#### 【0048】

また、階調基準回路RFが図11に示すように構成されることも第2実施形態と相違する。すなわち、階調基準回路RFは図11に示すようにラダー抵抗RDと、抵抗切替回路SA, SBとを含む。抵抗切替回路SA, SBはそれぞれ一端において電源線AVDD, VSSに接続され、ラダー抵抗RDは抵抗切替回路SAの他端および抵抗切替回路SBの他端間に接続される。抵抗切替回路SA, SBの各々は可変抵抗VRrと切替スイッチSWrとの直列回路、可変抵抗VRgと切替スイッチSWgとの直列回路、および可変抵抗VRbと切替スイッチSWbとの直列回路を含み、これら直列回路は互いに並列に接続される。切替スイッチSWr, SWg, SWbはコントローラ1から発生される書き込みモード信号XASW(R), XASW(G), XASW(B)の制御により1つずつ順番に導通する。ラダー抵抗RDは互いに直列に接続された固定抵抗R1～R9により構成される。

#### 【0049】

切替スイッチSWrが導通した場合には、電源線AVDDおよびVSS間の基準電源電圧が抵抗切替回路SA, SBの可変抵抗VRrおよびラダー抵抗RDの固定抵抗R1～R9により分圧され、所定数の赤用階調基準信号VREF（階調基準電圧V0～V9）を生成する。切替スイッチSWgが導通した場合には、電源線AVDDおよびVSS間の基準電源電圧が抵抗切替回路SA, SBの可変抵抗VRgおよびラダー抵抗RDの固定抵抗R1～R9により分圧され、所定数の緑用階調基準信号VREF（階調基準電圧V0～V9）を生成する。さらに、切替スイッチSWbが導通した場合には、電源線AVDDおよびVSS間の基準電源電圧が抵抗切替回路SA, SBの可変抵抗VRbおよびラダー抵抗RDの固定抵抗R1～R9により分圧され、所定数の青用階調基準信号VREF（階調基準電圧V0～V9）を生成する。

#### 【0050】

この有機EL表示装置では、階調基準回路RFで設計上の赤、緑および青画素の輝度バランスを予め設定し、製造プロセスに依存した電流－発光輝度特性のバ

ラツキを赤および青用有機EL素子16と緑用有機EL素子16との間で相対的に調整することができる。

#### 【0051】

尚、本発明は上述の実施形態に限定されず、その要旨を逸脱しない範囲で様々に変形可能である。

#### 【0052】

例えば、上述の実施形態では光透過性絶縁基板上に自己発光素子を形成する場合について説明したが、これに限定されず、少なくとも表示面側となる基板が光透過性を有していればよい。

#### 【0053】

上述の実施形態では、例えば各ドライバIC2はTAB-ICとしてフレキシブル配線基板上に実装されているが、外部駆動回路DRVの回路基板上に配置されても良い、さらにドライバIC2と同様に機能する回路が有機ELパネルPNL上に一体的に形成されても良い。

#### 【0054】

##### 【発明の効果】

以上のように本発明によれば、複雑な構成を必要とせずに製造プロセスに依存したカラー表示品質の劣化を低減できる表示装置およびその駆動方法を提供することができる。また、階調電圧設定をより容易にすることが可能となる。

##### 【図面の簡単な説明】

###### 【図1】

本発明の第1実施形態に係る有機EL表示装置の回路構成を示す図である。

###### 【図2】

図1に示す各表示画素PXの等価回路を示す図である。

###### 【図3】

図1に示すドライバICおよび信号線駆動回路の構成を示す図である。

###### 【図4】

図3に示す階調基準回路の構成例を示す図である。

###### 【図5】

図1に示す有機EL表示装置の動作において発生される信号波形を示すタイムチャートである。

**【図6】**

本発明の第2実施形態に係る有機EL表示装置の回路構成を示す図である。

**【図7】**

本発明の第3実施形態に係る有機EL表示装置の回路構成を示す図である。

**【図8】**

図7に示す有機EL表示装置を用いた輝度バランスの具体的な調整例を説明するためのグラフである。

**【図9】**

本発明の第4実施形態に係る有機EL表示装置の回路構成を示す図である。

**【図10】**

図9に示すDC/DCコンバータに組み込まれた階調基準回路の構成を示す図である。

**【符号の説明】**

- 1 … コントローラ
- 2 … ドライバIC
- 3 … DC/DCコンバータ
- 5 … 閾値補正基準電圧発生回路
- 1 3 … 画素スイッチ
- 1 4 … 走査線駆動回路
- 1 5 … 信号線駆動回路
- 1 6 … 有機EL素子
- 1 7 … 駆動制御素子
- 1 8 … 容量素子
- 2 0 … キャパシタ
- 2 1, 2 2 … スイッチ
- A SW1 ~ A SWn … スイッチ部
- S 1, W 2 … アナログスイッチ

Y…走査線

X…信号線

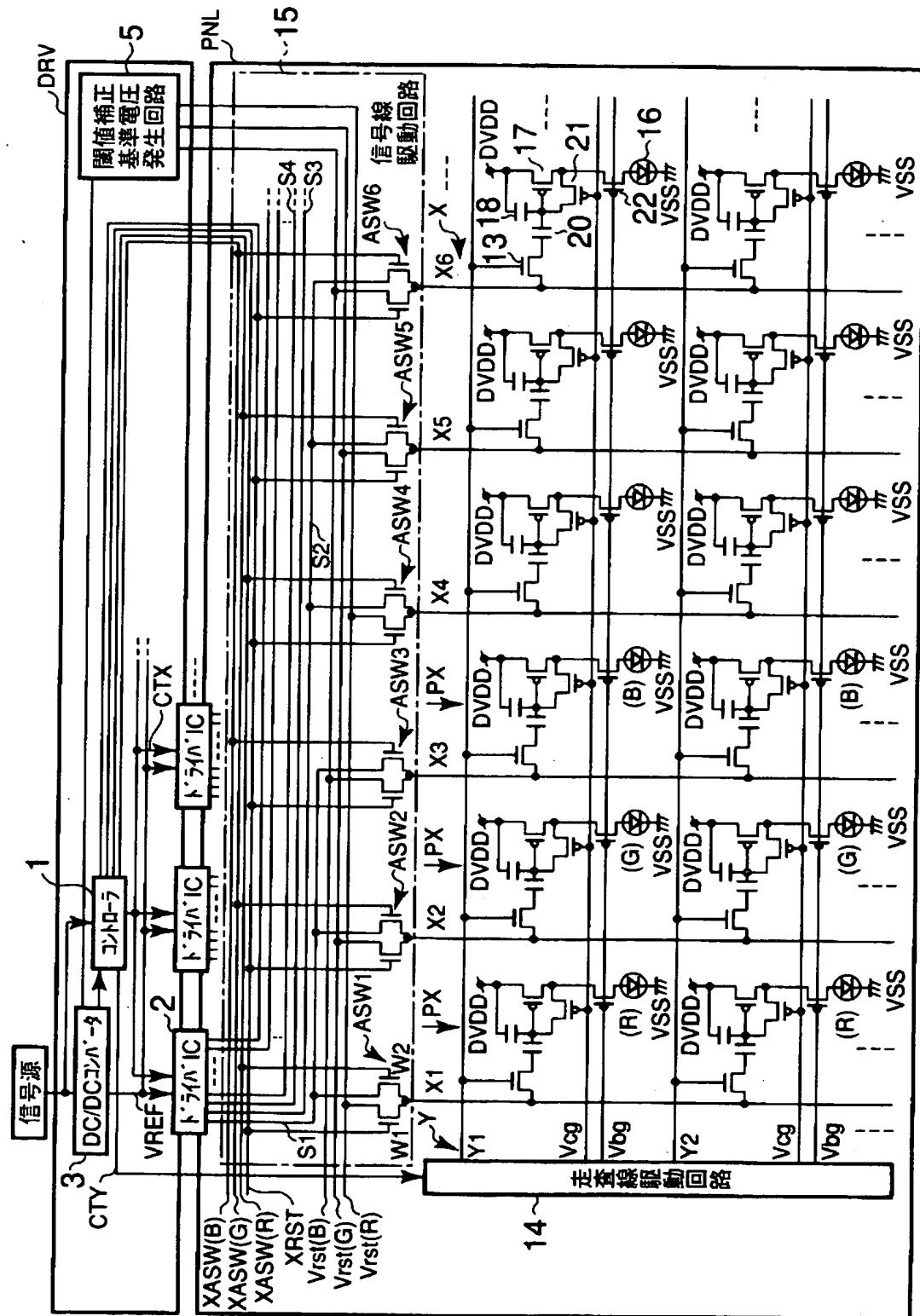
P X…表示画素

DVDD, VSS, AVDD…電源線

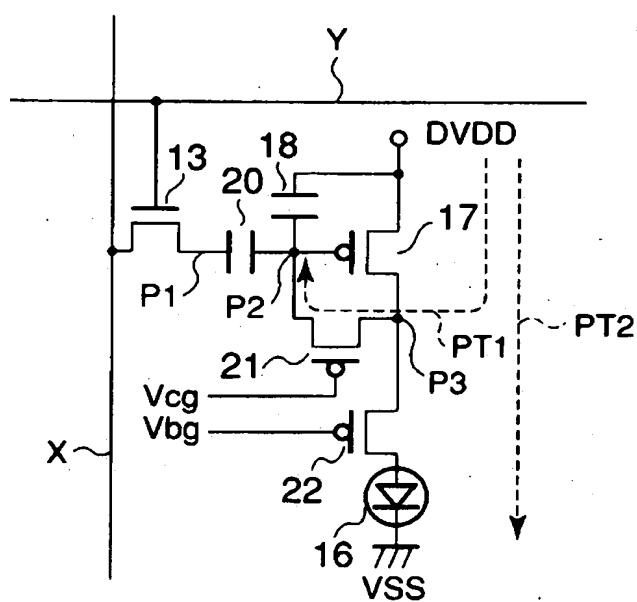
### 【書類名】

四面

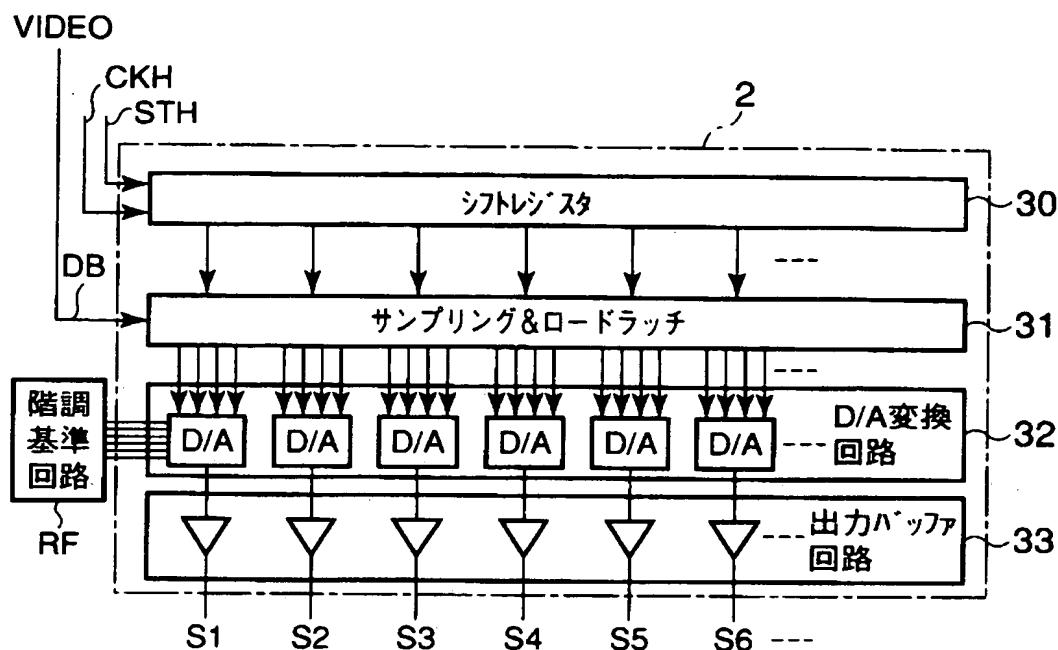
### 【圖 1】



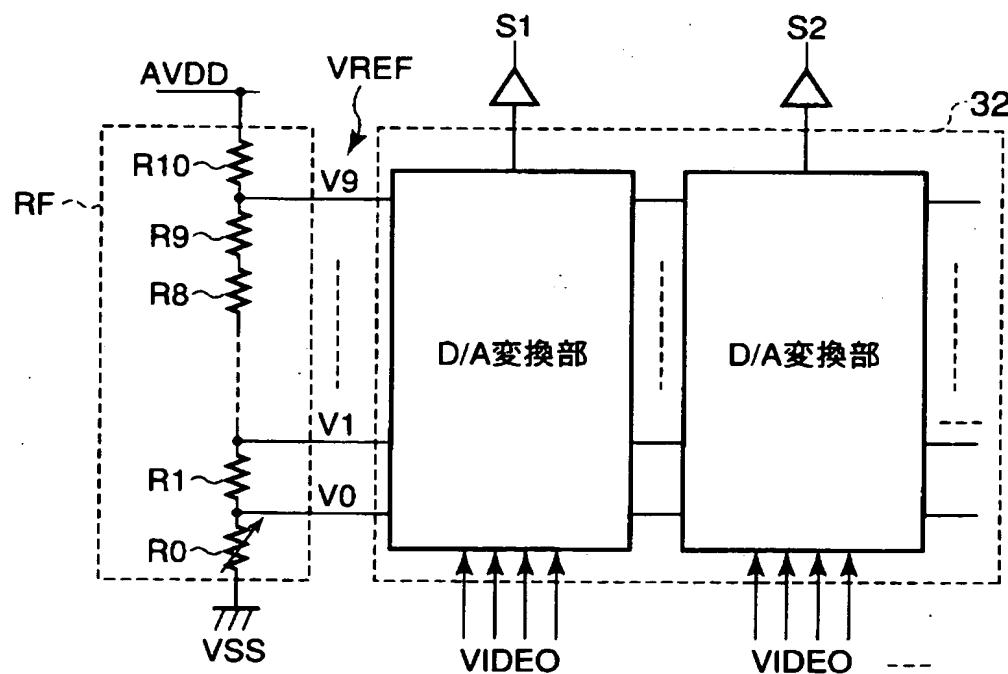
【図2】



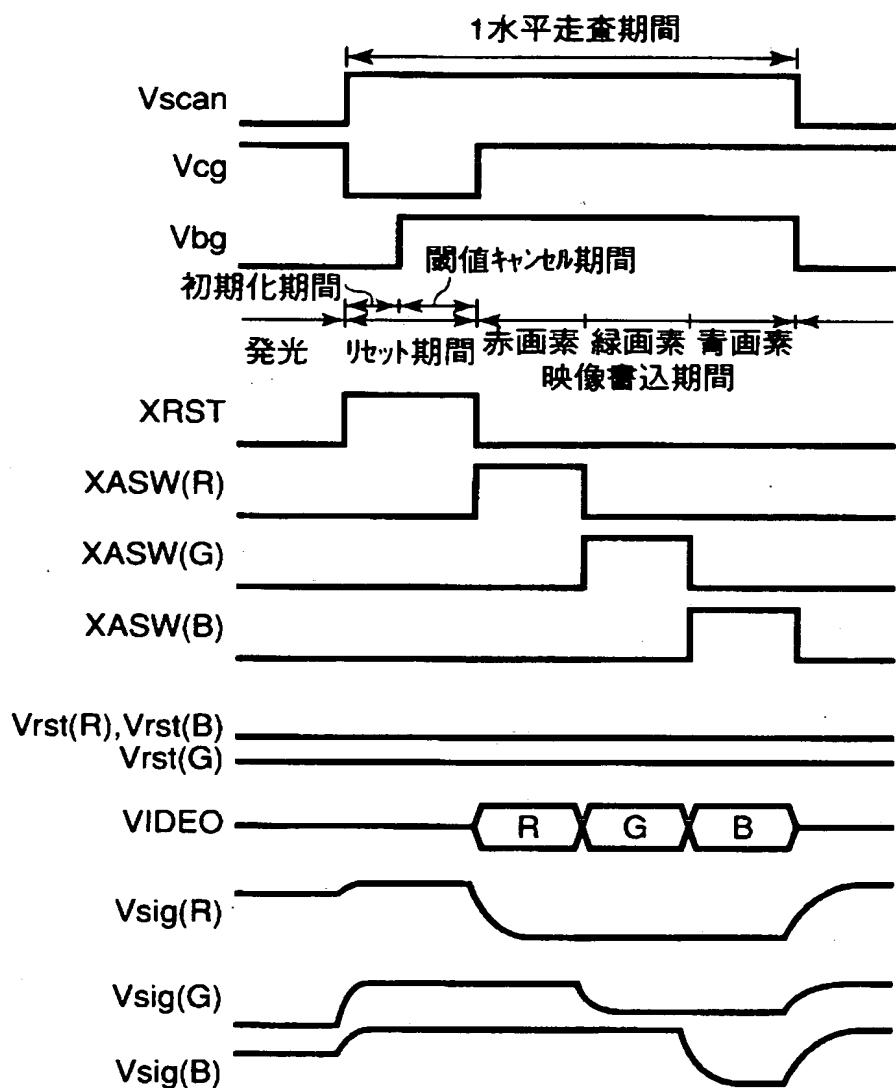
【図 3】



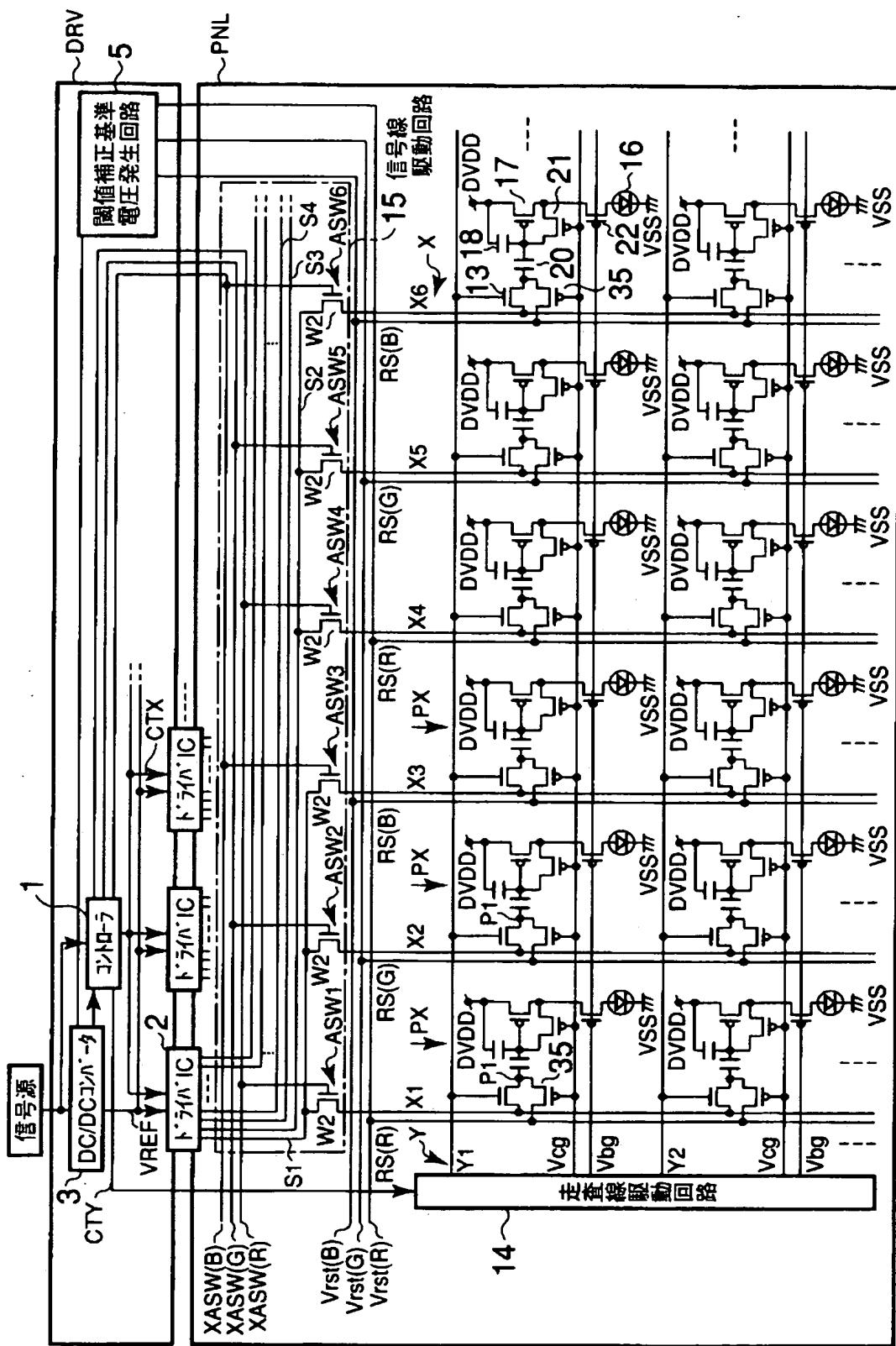
【図 4】



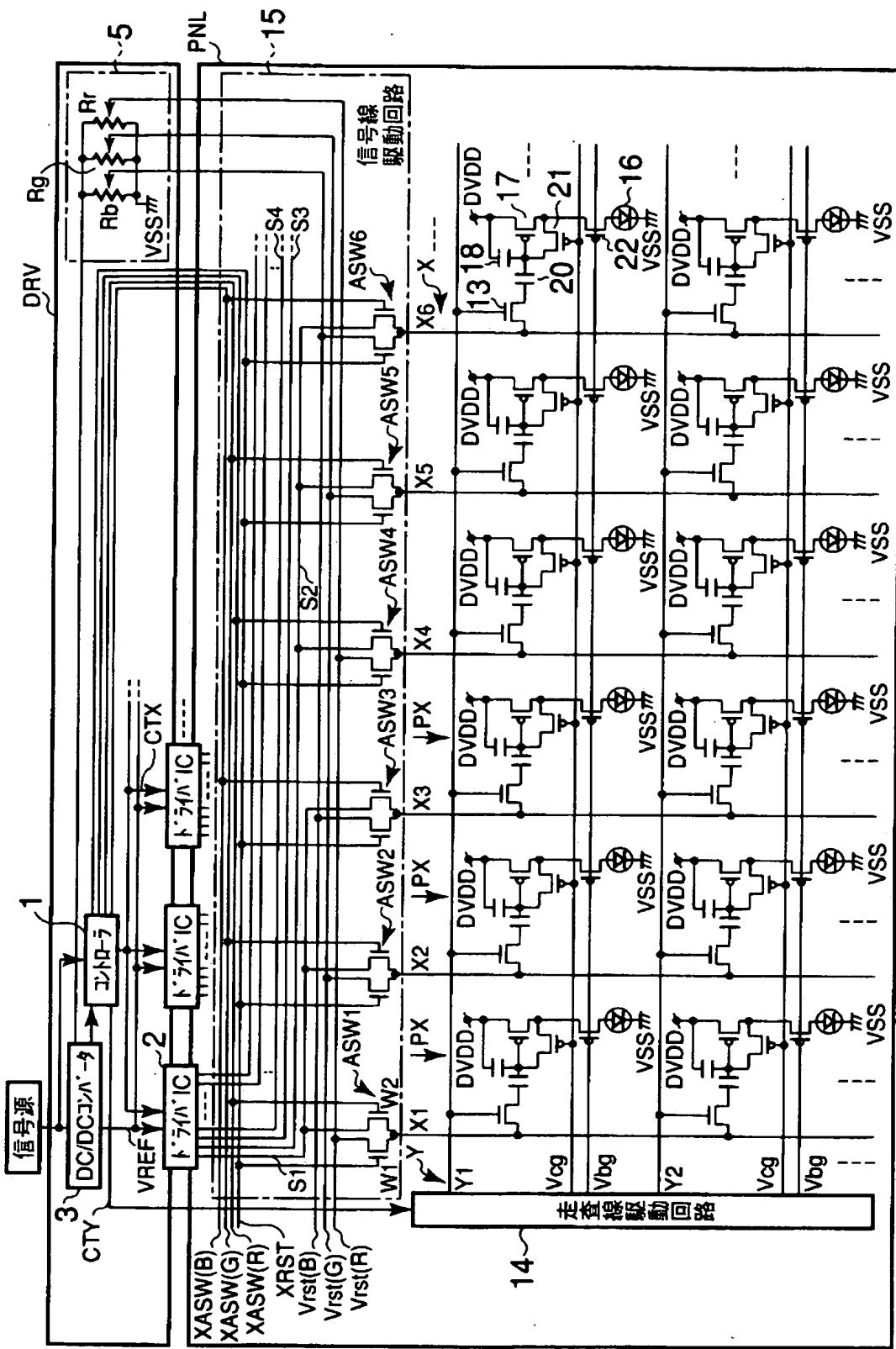
【図 5】



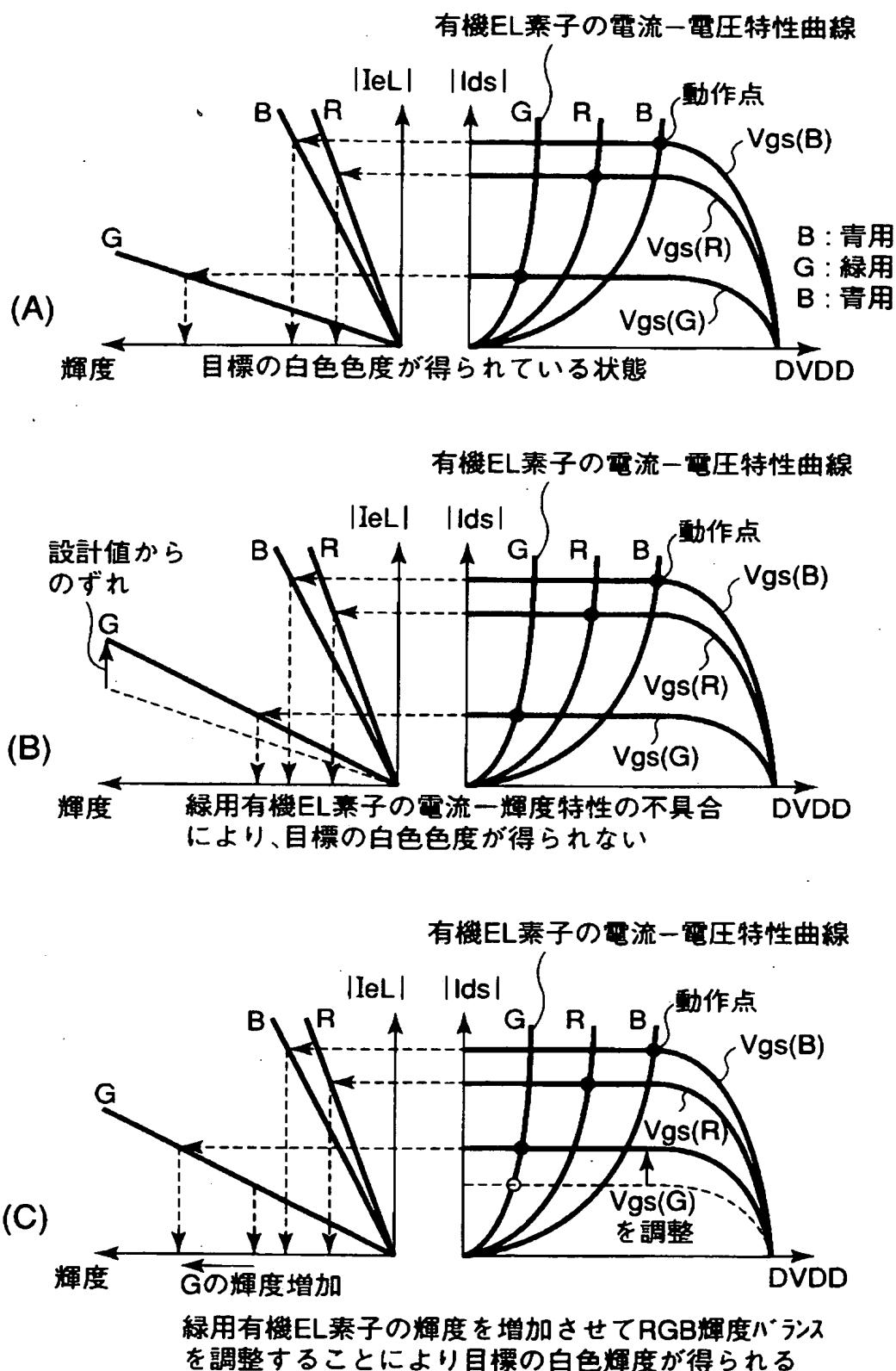
【図 6】



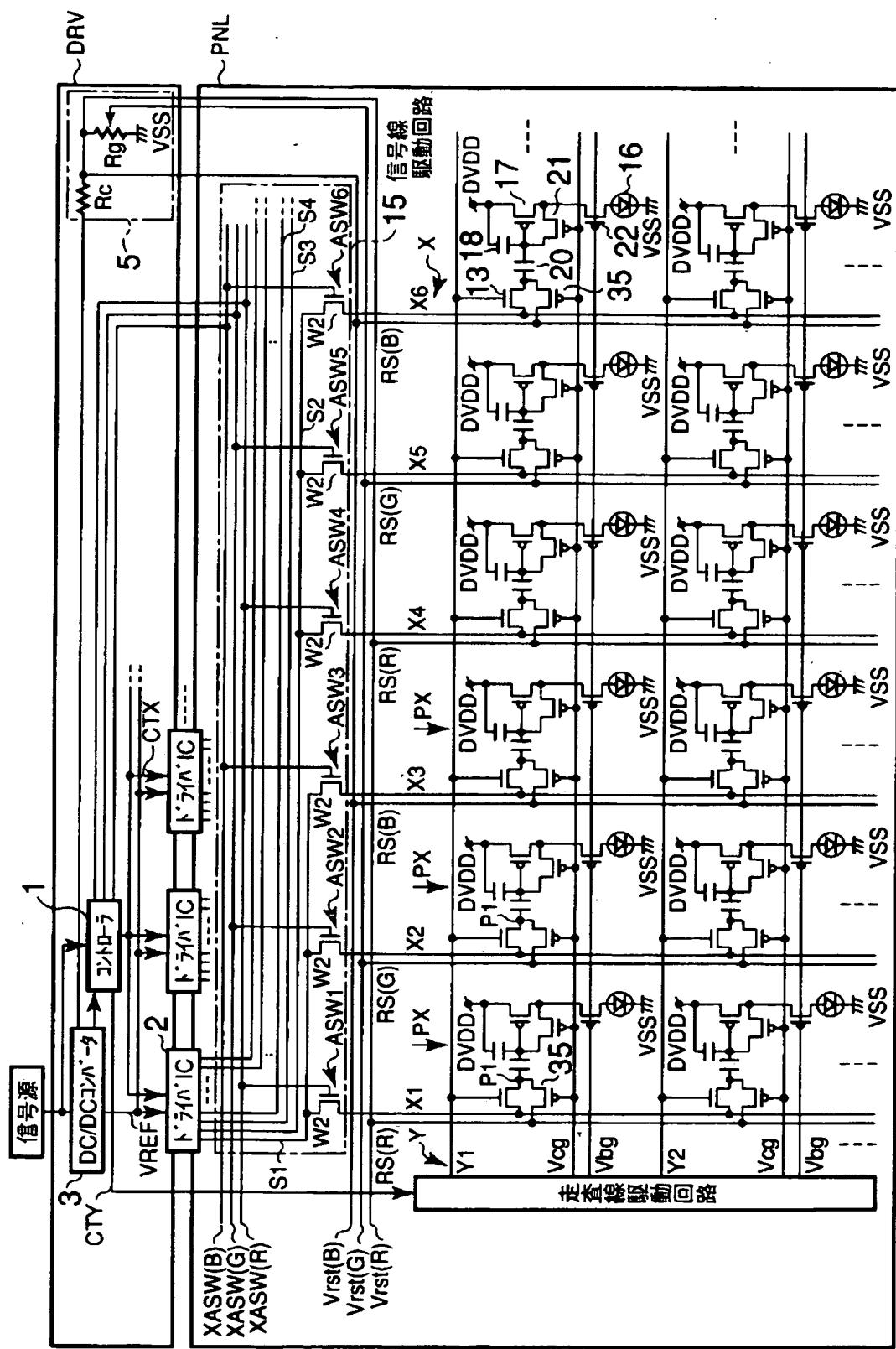
【四七】



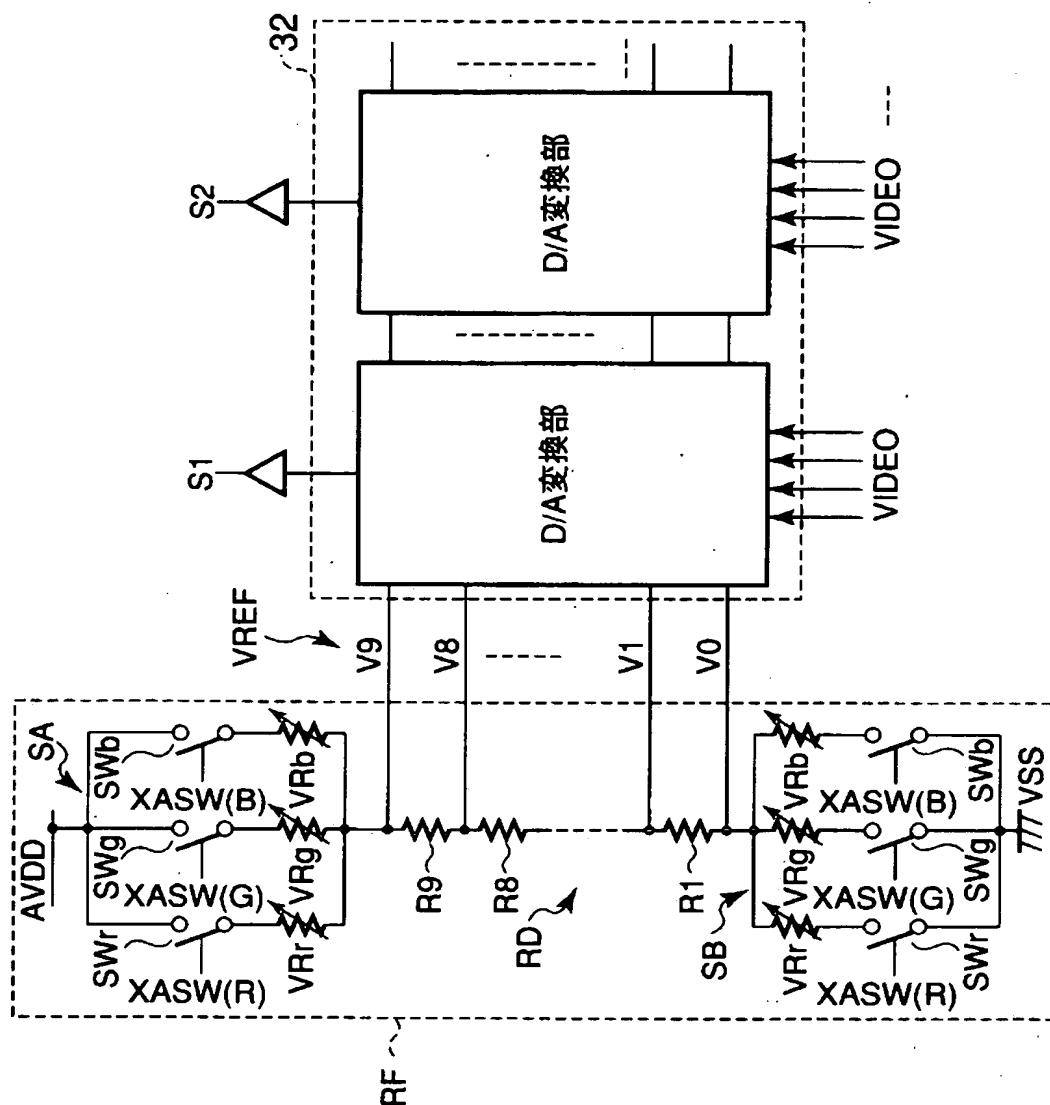
【図8】



【図 9】



【図10】



【書類名】

要約書

【要約】

【課題】複雑な構成を必要とせずにカラー表示品質の劣化を低減する。

【解決手段】表示装置は各々有機EL素子16、有機EL素子16へ映像信号に応じた電流を供給する駆動制御素子17、駆動制御素子17の制御端子に接続され、駆動制御素子17の閾値電圧とリセット信号との電位差を一時的に保持するキャパシタ20、およびキャパシタ20を介して駆動制御素子17の制御端子に接続される画素スイッチ13を含む複数の表示画素PXがマトリクス状に配置される有機ELパネルPNLを備える。特に、この表示装置は有機EL素子16から出力される光の主波長毎に異なる複数のリセット信号を複数の表示画素PXに出力するリセット信号供給部5、W1を備える。

【選択図】 図1

特願2002-338040

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 2001年 7月 2日

[変更理由] 住所変更

住所 東京都港区芝浦一丁目1番1号  
氏名 株式会社東芝

